

your ref. SCEI 16.084

our ref. PA073

SCEI ref. SC 98023US00

03840473 ****Image available******PICTURE PROCESSOR**

Pub. No.: 04-205573 [JP 4205573 A]

Published: July 27, 1992 (19920727)

Inventor: OBA AKIO

Applicant: SONY CORP [000218] (A Japanese Company or Corporation), JP (Japan)

Application No.: 02-338345 [JP 90338345]

Filed: November 30, 1990 (19901130)

INTL CLASS: International Class: 5] G06F-015/68

JAPIO Class: 45.4 (INFORMATION PROCESSING -- Computer Applications)

JAPIO Keyword: R101 (APPLIED ELECTRONICS -- Video Tape Recorders, VTR)

Journal: Section: P, Section No. 1452, Vol. 16, No. 547, Pg. 83, November 17, 1992 (19921117)

ABSTRACT

PURPOSE: To easily and locally change the characteristic of a picture with comparatively simple constitution by generating control picture data to specify the processing method of every picture element of the input picture.

CONSTITUTION: Control picture data to specify the processing method of every respective picture element of an input picture are generated and a group of parameters P1 to P9 to indicate the respective weight of a picture element to be a processing object and the picture element of the periphery of the picture element is generated corresponding to the control picture data. Then, the respective picture data of the one group of picture elements among the input picture are weighted by the one group of parameters and are added and the output picture data of the picture element to be the processing object are generated by a filter means 7. Thus, the picture corresponding to the output picture data outputted from the filter means 7 is the picture that the characteristic of the input picture is changed locally.

JAPIO (Dialog® File 347): (c) 1999 JPO & JAPIO. All rights reserved.

No.2
PA073

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-205573

⑬ Int. Cl.

G 06 F 15/68

識別記号

4 0 0 J

庁内整理番号

8420-5L

⑭ 公開 平成4年(1992)7月27日

審査請求 未請求 請求項の数 1 (全13頁)

⑮ 発明の名称 画像処理装置

⑯ 特 願 平2-338345

⑰ 出 願 平2(1990)11月30日

⑱ 発 明 者 大 場 章 男 東京都品川区北品川6丁目7番35号 ソニー株式会社内

⑲ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号

⑳ 代 理 人 弁理士 松隈 秀盛

明 細 書

発明の名称 画像処理装置

特許請求の範囲

入力画像の各画素毎の処理方法を規定する制御画像データを発生する画像データ発生手段と、

上記制御画像データに応じて処理対象とする画素及び該画素の周辺の画素の夫々の重みを示す1組のパラメータを発生するパラメータ発生手段と、

入力画像の内の1組の画素の夫々の画像データを上記1組のパラメータで重み付けして加算することにより上記処理対象とする画素の出力画像データを生成するフィルタ手段とを有する画像処理装置。

発明の詳細な説明

〔産業上の利用分野〕

本発明は、例えば2次元画像処理用のデジタルフィルタに適用して好適な画像処理装置に関する。

〔発明の概要〕

本発明は、例えば2次元画像処理用のデジタル

フィルタに適用して好適な画像処理装置に関し、入力画像の各画素毎の処理方法を規定する制御画像データを発生する画像データ発生手段と、その制御画像データに応じて処理対象とする画素及びこの画素の周辺の画素の夫々の重みを示す1組のパラメータを発生するパラメータ発生手段と、入力画像の内の1組の画素の夫々の画像データをその1組のパラメータで重み付けして加算することによりその処理対象とする画素の出力画像データを生成するフィルタ手段とを有することにより、その制御画像データの分布を調整するだけで容易に画像を局所的に処理できるようにしたものである。

〔従来の技術〕

LSI技術の進展によりデジタルフィルタによる2次元画像処理が広く行われるようになってきた。2次元画像処理にはローパスフィルタ処理、ハイパスフィルタ処理、コンボルーションフィルタ処理等がある。そのコンボルーションフィルタ

特開平4-205573 (2)

処理においては、処理対象とする画素を中心とする $N \times N$ 個(N は2以上の整数)の画素の画像データに夫々所定の重み係数を乗算して、これら乗算結果を加算することにより、その処理対象とする画素の画像データが形成される。

また、例えば動画領域と静止画領域とで異なるフィルタ処理を施すような所謂アダプティブ(適応型)フィルタもデジタルフィルタにより実現することができる。

〔発明が解決しようとする課題〕

しかしながら、ローパスフィルタ処理及びハイパスフィルタ処理は処理対象とする画像の全体に一律に施されるものであるため、原画像の持つ局所的な情報を有効に利用することができない不都合がある。具体的に例えばローパスフィルタを施すと重要なエッジ情報が失われることがあり、ハイパスフィルタを施すと本来輝度変化が滑らかな領域でもノイズなどが強調されてざらついて見えたりすることがある。また、従来の単純なコンボ

リューションフィルタ処理では非線形処理等の多様な画像処理に対応しにくい不都合がある。

更に、従来の適応型フィルタは構成が複雑であると共に、その制御が画一的であり、例えば局所的に処理の特性を変更するようなことが容易にはできない不都合がある。

本発明は斯かる点に鑑み、比較的簡単な構成で容易に局所的に画像の特性を変更することができる画像処理装置を提供することを目的とする。

〔課題を解決するための手段〕

本発明による画像処理装置は、例えば第1図に示す如く、入力画像の各画素毎の処理方法を規定する制御画像データを発生する画像データ発生手段(2)と、その制御画像データに応じて処理対象とする画素及びこの画素の周辺の画素の夫々の重みを示す1組のパラメータ $P_1 \sim P_9$ を発生するパラメータ発生手段(5)と、入力画像の内の1組の画素の夫々の画像データをその1組のパラメータで重み付けして加算することによりその処理対

象とする画素の出力画像データを生成するフィルタ手段(7)とを有するものである。

〔作用〕

斯かる本発明によれば、その画像データ発生手段(2)の制御画像データの状態を局所的に変更することにより、そのパラメータ発生手段(5)から発生されるパラメータ $P_1 \sim P_9$ の状態が局所的に変更される。従って、そのフィルタ手段(7)から出力される出力画像データに対応する画像は入力画像の特性を局所的に変更したものになる。

〔実施例〕

以下、本発明の一実施例につき第1図～第4図を参照して説明しよう。本例は画像制御型の2次元フィルタ装置に本発明を適用したものである。

第1図は本例の2次元フィルタ装置を示し、この第1図において、(1)は入力画像用のフレームメモリ(内部の画像は入力画像の一例を示す)、(2)は制御画像用のフレームメモリ(内部の画像

は制御画像の一例を示す)であり、フレームメモリ(1)には図示省略したVTR又はビデオカメラ等からアナログ/デジタル変換器を介して逐次フレーム周期で画像データ V_i を書き込み、フレームメモリ(2)には各画素について夫々8ビット(値が0～255)の定常的な制御用の画像データ V_T を書き込んでおく。ただし、その入力画像用のフレームメモリ(1)は省くことができると共に、制御画像用のフレームメモリ(2)はリードオンリーメモリ(ROM)等で代用することができる。

本例の画像データ V_T は制御画像の輝度レベルに対応するものであり、制御画像として中央の楕円の内部のみが低輝度の画像を使用するものとする、その画像データ V_T は中央の楕円の内部に対応する領域で値が略0となり、その他の領域で値が略255となるものである。

(3)は画像制御型の2次元フィルタ、(4)は出力画像用のフレームメモリ(内部の画像は出力画像の一例を示す)を示し、フレームメモリ(1)から

特開平4-205573 (3)

逐次読み出された画像データV1をその2次元フィルタ(3)に通して得られた画像データVPがそのフレームメモリ(4)に書き込まれ、このフレームメモリ(4)からフレーム周期で読み出される画像データが例えばデジタル/アナログ変換器を介して図示省略されたテレビジョン受像機に供給される。

その2次元フィルタ(3)において、(5)はフレームメモリ(2)の画像データVTが供給されるパラメータ生成回路、(6A)～(6I)は夫々ラッチ回路、(7)はフレームメモリ(1)の画像データV1が供給されるコンボルーションフィルタを示し、パラメータ生成回路(5)はその画像データVTより各画素毎に夫々9個のコンボルーションパラメータP1～P9を生成し、これらパラメータP1～P9をラッチ回路(6A)～(6I)を介してコンボルーションフィルタ(7)に供給する。なお、それらラッチ回路(6A)～(6I)は省くことができる。

第2図を参照してそのコンボルーションフィルタ(7)の動作につき説明するに、1フレーム分の

画像の内の処理対象とする画素の画像データをG33として、その画素の周辺の5×5個の画素よりなる長方形の領域を第2図Aに示す。それら5×5個の画素の画像データを、最上の走査線から下側に向けて、更に同じ走査線上では左から右方向に向けて夫々G11、…、G15、G21、…、G25、G31、…、G35、…、G55で表す。また、パラメータ生成回路(5)で生成される9個のパラメータP1～P9を、第2図Bに示すように、3×3個の画素に割り当てる。

この場合、コンボルーションフィルタ(7)では次の演算により処理対象とする画素に対応する出力画像データg33を生成する。

$$g33 = G22 \cdot P1 + G23 \cdot P2 + G24 \cdot P3 + G32 \cdot P4 + G33 \cdot P5 + \dots + G44 \cdot P9 \quad \dots (1)$$

即ち、この出力画像データg33は、画像データG33の画素を中心とする3×3個の画素の画像データを9個のパラメータで重み付けした値を加算したものである。これらの演算は例えば3原色R、

G及びBのコンポーネント成分毎に実行するか、又はY/C分離した各成分毎に実行するようにしてもよい。

同様に処理対象とする画素が同じ走査線上で1個だけ右側に移動したときには、第2図Aに示すように新たに処理対象とする画素の画像データはG34となる。この新たな画素に対応する出力画像データg34も、その画素を中心とする3×3個の画素の画像データを9個のパラメータで重み付けして加算することにより得られるので、その出力画像データg34は式(1)に対応させて次の式(2)で表すことができる。それら出力画像データg33、g34、…が最終的に出力される画像データVPになる。

$$g34 = G23 \cdot P1 + G24 \cdot P2 + G25 \cdot P3 + G33 \cdot P4 + G34 \cdot P5 + \dots + G45 \cdot P9 \quad \dots (2)$$

一例としてそのパラメータ生成回路(5)は、フレームメモリ(2)から供給される画像データVTが高輝度の映像信号に対応するときにはそれら9

個のパラメータP1～P9の内のP5のみを1に設定して、他のパラメータを0に設定する。一方、その画像データVTが低輝度の映像信号に対応するときには、そのパラメータ生成回路(5)はそれら9個のパラメータP1～P9の値を全て1/9に設定する。このように設定することにより、本例の2次元フィルタ(3)においては、フレームメモリ(2)の制御画像が高輝度の領域(中央の楕円の外部の領域)ではフレームメモリ(1)から供給される画像データV1がそのまま画像データVPとしてフレームメモリ(4)に供給される。そして、その制御画像が低輝度の領域(中央の楕円の内部の領域)ではその画像データV1を3×3個の画素で平均化したデータが画像データVPとしてそのフレームメモリ(4)に供給される。

このように、本例によれば第1図に示すように、入力画像の内でその制御画像の楕円の内部に対応する領域のみが平均化によりぼかされた画像が出力画像になる。また、そのように平均化してぼかす領域はその制御画像の低輝度の領域を変更する

特開平4-205573 (4)

(即ち、制御用の画像データV Tの値の分布を変更する)だけで容易に変更することができる。従って、本例によれば、入力画像に局所的に周囲の領域とは異なる画像処理を施すことができると共に、その局所的な処理を施す領域を容易に変更できる利益がある。

本例のパラメータ生成回路(5)及びコンボリューションフィルタ(7)の具体的な構成例につき説明する。

第3図はそのパラメータ生成回路(5)の構成例を示し、この第3図において、(8A)~(8I)及び(9)は夫々ランダムアクセスメモリ(RAM)である。これら10個のRAMには夫々8ビット(0~255番地)のアドレスを設け、各アドレスに対して1個のデータを読み書きできるようにする。従って、これらのRAMは256ワードの所謂テーブルRAMとして使用される。それらRAM(8A)~(8I)及び(9)のアドレス入力部に共通に制御画像用の8ビットの画像データV Tを供給すると、RAM(8A)~(8I)から出力されるデータが夫々パ

ラメータP1~P9になる。

本例の255番地の近傍のアドレスにおいては、RAM(8E)のみに1を書き込み他のRAM(RAM(9)を除く)には0を書き込む。また、0番地の近傍のアドレスにおいては、RAM(8A)~(8I)に共通に1/9を書き込む。これにより、制御用の画像データV Tが255に近い高輝度の領域ではパラメータP5のみが1になり、その画像データV Tが0に近い低輝度の領域ではパラメータP1~P9が全て1/9になる。

また、最後部のRAM(9)の各アドレスにはその画像データV Tに対応させて新たな画像データV T1を書き込む。新たな画像データV T1としては元の画像データV Tを変形したデータが使用される。例えば第1図例において、その2次元フィルタ(3)とフレームメモリ(4)との間に2段目の2次元フィルタを接続して、この2段目の2次元フィルタに新たな画像データV T1及び出力画像データV Pを供給することにより、初段の2次元フィルタ(3)で得られた画像に対して更に所望の

画像処理を施すことができる。

第4図はコンボリューションフィルタ(7)の構成例を示し、この第4図において、(10)及び(11)は縦横接続されたラインメモリであり、フレームメモリ(1)から供給される画像データV Iをラインメモリ(10)で1ライン分遅延させ、この遅延した画像データをラインメモリ(11)で更に1ライン分遅延させる。これにより水平方向に平行な3本の走査信号が得られる。また、各画像のサンプリング周期をDとすると、(12A)~(12I)は夫々例えばシフトレジスタよりなる遅延時間が1Dの遅延子を示し、遅延子(12A)~(12C)を縦横接続し先頭の遅延子(12A)に元の画像データV Iを供給することにより、元の画像データV Iから夫々1D、2D及び3Dだけ遅延した水平方向に配列された画像データを形成する。

同様に、1ライン分遅延した画像データから更に遅延子(12D)~(12F)を用いて夫々1D、2D及び3Dだけ遅延した画像データを形成し、2ライン分遅延した画像データから更に遅延子(12G)~

(12I)を用いて夫々1D、2D及び3Dだけ遅延した画像データを形成する。

また、(13A)~(13I)は夫々2入力の乗算回路、(14A)~(14H)は夫々2入力の加算回路を示し、乗算回路(13A)~(13I)の一方の入力部に夫々遅延子(12A)~(12I)による遅延信号を供給し、乗算回路(13A)~(13I)の他方の入力部に夫々パラメータP1~P9を供給する。そしてこれら乗算回路(13A)~(13I)の乗算結果を加算器(14A)~(14H)を用いて全て加算することにより出力用の画像データV Pが形成される。この第4図例ではその2個のラインメモリ(10)、(11)を除く部分が積和演算部を構成している。

第1図例の画像制御型の2次元フィルタ(3)には種々の応用例が考えられるので、以下ではそれら応用例について説明する。

第5図は2次元フィルタをスイッチャへ応用した例を示し、この第1図に対応する部分に同一又は類似の符号を付して示す第5図において、(1A)、(1B)及び(1C)は夫々異なる画像に対応する画像デ

特開平4-205573 (5)

ータが書き込まれたフレームメモリである。(7A)は第4図例の積和演算部に対応するコンボルーションフィルタを示し、このコンボルーションフィルタ(7A)の水平方向に平行な3本の走査信号として夫々フレームメモリ(1A)、(1B)及び(1C)から読み出された画像データVA、VB及びVCを供給する。

また、制御画像用のフレームメモリ(2)には図示するような3種類の画像(15A)、(15B)及び(15C)からなる制御画像に対応する画像データVTを書き込む。即ち、その画像データVTは3種類の画像に対して値が夫々0、128及び255であるようなデータであり、この画像データVTをパラメータ生成回路(5)に供給し、このパラメータ生成回路(5)はその画像データVTに対応する9個のパラメータP1~P9をコンボルーションフィルタ(7A)に供給する。

その9個のパラメータP1~P9を第2図Bに示すような3×3個の画素よりなるブロックに割り当てるとして、このブロックを係数マトリクス

と呼ぶ。この場合、そのパラメータ生成回路(5)においては第5図に示すように、画像データVTの値が0、128及び255であるときに夫々係数マトリクス(16A)、(16B)及び(16C)を選択するようにする。係数マトリクス(16A)ではパラメータP2のみが1で他は0であり、係数マトリクス(16B)ではパラメータP5のみが1で他は0であり、係数マトリクス(16C)ではパラメータP8のみが1で他は0である。

従って、このコンボルーションフィルタ(7A)では制御画像の内の画像(15A)、(15B)及び(15C)に対応して夫々画像データVA、VB及びVCが選択されて出力画像データVPが形成され、この画像データVPがフレームメモリ(4)に供給される。このフレームメモリ(4)に対応する出力画像は、フレームメモリ(2)に対応する制御画像の異なる部分を夫々フレームメモリ(1A)~(1C)に対応する入力画像で置き換えたものであるため、この第5図例はスイッチャーとして動作している。

第6図は2次元フィルタをスポットライト効果

を得る装置へ応用した例を示し、この第6図において、(18)及び(21)は夫々第1及び第2のビデオカメラである。その第1のビデオカメラ(18)で所望の場面(17)を撮影することにより入力画像用の画像データVIを生成し、その第2のビデオカメラ(21)で白い背景(19)の上に黒い円板(20)を配した場面を撮影することにより制御画像用の画像データVTを生成し、それら画像データVI及びVTを2次元フィルタ(3)に供給する。

この2次元フィルタ(3)においては、制御画像用の画像データVTが低輝度又は高輝度の画像に対応するときに夫々第1の係数マトリクス(22A)又は第2の係数マトリクス(22B)が選択される。第1の係数マトリクス(22A)は、中央の画素のパラメータ(第2図のパラメータP5に対応する)のみが1で他のパラメータは0であり、第2の係数マトリクス(22B)は、中央の画素のパラメータのみが0.5で他のパラメータは0である。

従って、本例ではその所望の場面(17)の内で黒い円板(20)に対応する部分では、画像データVI

がそのまま出力画像データVPとしてフレームメモリ(4)に供給される。一方、その所望の場面(17)の内で白い背景(19)に対応する部分では、画像データVIが減衰されてフレームメモリ(4)に供給されるので、出力される画像は中央部分にスポットライトが当てられたような画像になる。

第7図を参照して第1図例の2次元フィルタ(3)を適応型フィルタの一種である輪郭強調回路に応用した例につき説明するに、この第7図において、(23)は遅延回路、(24)はエッジ抽出フィルタであり、その遅延回路(23)における遅延時間はそのエッジ抽出フィルタ(24)における処理時間に等しく設定する。その遅延回路(23)及びエッジ抽出フィルタ(24)に共通に入力画像の画像データVIを供給することにより、夫々遅延した画像データVJ及びエッジ部でレベルが大きい制御用の画像データVTを得て、これら画像データVJ及びVTを2次元フィルタ(3)に供給する。

エッジ抽出フィルタ(24)としては例えば3×3の係数マトリクス(25)を使用するコンボルーション

特開平4-205573 (6)

ンフィルタを使用することができる。その係数マトリクス(25)は中央の画素に対応するパラメータ(第2図BのパラメータP5に対応するもの)のみが8で他の8個のパラメータが-1であるようなマトリクスである。例えば入力画像の画像データV1が、第8図Aに示すように、エッジ(27)を境界として左半面での値が0で右半面での値が1であるものとして、その係数マトリクス(25)を用いたコンボルーションフィルタを施すと、制御用の画像データVTは第8図Bに示すように、エッジ(27)を挟む境界領域(28)での値が±3となり他の領域での値は0となる。これによりエッジ部だけが抽出される。

第7図例の2次元フィルタ(3)においては、供給される制御画像の画像データVTの絶対値が例えば1より小さい領域では係数マトリクス(26A)を使用し、その画像データVTの絶対値が1以上である領域では係数マトリクス(26B)を使用する。前者の係数マトリクス(26A)は中央の画素のパラメータのみが1で他のパラメータは0であるスル

ー出力のマトリクスであり、後者の係数マトリクス(26B)は中央の画素のパラメータのみが1.8で他のパラメータは-0.1であるような輪郭強調用のマトリクスである。

入力画像の画像データV1(VJ)及び制御画像の画像データVTが夫々第8図A及びBに示すような特性である場合には、出力画像データVPは第8図Cに示すように、エッジ(27)を囲む領域(29)では輪郭が強調され、それ以外の領域では入力画像の画像データV1そのものになる。従って、本例によれば、エッジ部分に対してのみエッジ強調処理を施して他の部分には何等処理を施さないようにすることができるので、輝度変化の少ない滑らかな部分のざらつきを抑制することができる。

次に画像制御型の2次元フィルタをモーションブローフィルタに応用した例につき説明する。モーションブローフィルタとは動体の画像にその動きの方向及び大きさに合わせて自然な震れを付加するフィルタをいう。

第9図は本例のモーションブローフィルタを示

し、この第9図において、(30)及び(32)は夫々遅延時間が1フレーム期間の遅延回路、(31)は夫々画像制御型の2次元フィルタであり、本例では2次元フィルタ(31)を多数カスケード接続する。そして、1フレーム周期で内容が順次更新されているフレームメモリ(1)から読み出した画像データV1をその遅延回路(30)を介して画像データV11としてその初段の2次元フィルタ(31)に供給する。また、(33)は動きベクトル検出回路を示し、その画像データV1を直接に及び遅延回路(32)を介して夫々動きベクトル検出回路(33)に供給する。

この動きベクトル検出回路(33)は、それら1フレーム期間の差のある画像データの差分をとることにより画素毎に又は画素ブロック毎に動きベクトル(MV)を検出する。例えば前フレームの或る画素の画像データに最も近い画像データを有する現フレームの画素を目的画素とすると、その前フレームの画素と目的画素とを結ぶベクトルがその前フレームの画素の動きベクトル(MV)となる。この動きベクトル検出回路(33)はその動きベ

クトル(MV)を1/2にしてなる動きベクトル(MV1)を2次元フィルタ(31)のパラメータ生成回路(34)に供給する。

このパラメータ生成回路(34)はその動きベクトル(MV1)に対応して夫々9個のパラメータをラッチ回路(35)を介してコンボルーションフィルタ(36)に供給する。このコンボルーションフィルタ(36)は、その9個のパラメータよりなる係数マトリクスにより遅延回路(30)より供給される前フレームの画像データVT1を重み付けして加算することにより、次段の2次元フィルタ(31)への画像データV12を形成する。また、パラメータ生成回路(34)にはベクトル減衰回路(37)を付加して、このベクトル減衰回路(37)は供給されてきた動きベクトル(MV1)の大きさを減衰させて動きベクトル(MV2)として次段の2次元フィルタ(31)に供給する。

本例のパラメータ生成回路(34)の動作につき第10図及び第11図を参照して更に説明するに、供給される動きベクトル(MV1)には第10図

特開平4-205573 (7)

A～Eに示すように種々のタイプがある。その動きベクトル(MV1)が0(第10図A)である場合には、そのパラメータ生成回路(34)は、9個のパラメータを3×3個の画素に配列した係数マトリクス(重み分布テーブル)を第11図Aに示すように、中心のパラメータ(第2図BのパラメータP5に対応する)のみが1で他は0になるように設定する。

また、その動きベクトル(MV1)が第1象限のベクトルV1又は第3象限のベクトルV2(第10図B)である場合には、その係数マトリクスを第11図Bに示すように、ベクトルV1(V2)に平行な対角線に沿う3個のパラメータのみが1/3で他は0になるように設定する。同様に、その動きベクトル(MV1)が第2象限のベクトルV3又は第4象限のベクトルV4(第10図C)である場合には、その係数マトリクスを第11図Cに示すように、ベクトルV3(V4)に平行な対角線に沿う3個のパラメータのみが1/3で他は0になるように設定する。

3個の画素の画像データの平均値が夫々割り当てられる。

また、本例のベクトル減衰回路(37)においては、動きベクトル(MV1)を原点の方向に向かって略長さ1だけ(1は画素1個分の長さを示す)減衰させる。具体的に、例えば原点からX方向及びY方向に夫々1画素分だけ離れたベクトルを(1,1)で表すようにすると、その動きベクトル減衰回路(37)ではその元の動きベクトル(MV1)が第10図のベクトルV1～V8であるのに対応して、次のように次段への動きベクトル(MV2)を設定する。

$$\begin{aligned} \langle MV2 \rangle &= \langle MV1 \rangle - \langle 1, 1 \rangle, & (\langle MV1 \rangle = V1) \\ \langle MV2 \rangle &= \langle MV1 \rangle - \langle -1, -1 \rangle, & (\langle MV1 \rangle = V2) \\ \langle MV2 \rangle &= \langle MV1 \rangle - \langle -1, 1 \rangle, & (\langle MV1 \rangle = V3) \\ \langle MV2 \rangle &= \langle MV1 \rangle - \langle 1, -1 \rangle, & (\langle MV1 \rangle = V4) \\ \langle MV2 \rangle &= \langle MV1 \rangle - \langle 1, 0 \rangle, & (\langle MV1 \rangle = V5) \\ \langle MV2 \rangle &= \langle MV1 \rangle - \langle -1, 0 \rangle, & (\langle MV1 \rangle = V6) \\ \langle MV2 \rangle &= \langle MV1 \rangle - \langle 0, 1 \rangle, & (\langle MV1 \rangle = V7) \\ \langle MV2 \rangle &= \langle MV1 \rangle - \langle 0, -1 \rangle, & (\langle MV1 \rangle = V8) \end{aligned}$$

そして、その動きベクトル(MV1)が水平軸(X軸)に平行な正のベクトルV5又は負のベクトルV6(第10図D)である場合には、その係数マトリクスを第11図Dに示すように、中央の水平ラインに沿う3個のパラメータのみが1/3で他は0であるように設定し、その動きベクトル(MV1)が垂直軸(Y軸)に平行な正のベクトルV7又は負のベクトルV8(第10図E)である場合には、その係数マトリクスを第11図Eに示すように、中央の垂直ラインに沿う3個のパラメータのみが1/3で他は0であるように設定する。

例えば係数マトリクスが第11図Bのような場合には、コンボリューションフィルタ(36)では前フレームの処理対象とする画素に対応する出力画像データV12として、その画素を含む斜め方向に3個の画素の画像データの平均値が割り当てられる。一般に、そのコンボリューションフィルタ(36)では処理対象とする画素の出力画像データV12として、動きベクトル(MV1)に略平行な前後

また、本例では初段の2次元フィルタ(31)に接続された2段目の2次元フィルタ(31)においても、前段より供給される画像データV12に対して前段より供給される動きベクトル(MV2)に対応したフィルタ処理を施すことにより新たな画像データV13を形成し、その動きベクトル(MV2)を減衰させた新たな動きベクトル(MV3)を形成する。これら画像データV13及び動きベクトル(MV3)を更に3段目の2次元フィルタ(31)に供給し、この3段目の2次元フィルタ(31)に続いて複数段の2次元フィルタ(31)を接続する。そして、最終段の2次元フィルタ(31)から出力される画像データVPを出力画像用のフレームメモリ(4)に供給する。

上述のように第9図例の2次元フィルタ(31)では、前フレームの処理対象とする画素に対応する出力画像データとして、供給される動きベクトル(MV1)に略平行な前後3個の画素の画像データの平均値が割り当てられる。従って、画像を動きの方向に前後にぶらしたような効果(モーシ

特開平4-205573 (8)

ンブロー)を得ることができる。また、その2次元フィルタ(31)が多数段縦属接続されているので、最初の動きベクトル(MV)の大きさに略比例してモーションブローの程度を大きくすることができる。

なお、本例では第11図に示すように3×3個の画素のブロックよりなる係数マトリクスを使用しているが、例えば10×10個の画素のブロックよりなる係数マトリクスを使用すれば1段の2次元フィルタ(31)だけでもより大きなモーションブローを得ることができる。しかしながら、このように係数マトリクスを大きくすると、メモリ容量が大規模になり回路が複雑且つ大型化する。

次に画像制御型の2次元フィルタを太線化(細線化)フィルタに応用した例につき第12図を参照して説明する。この第12図において、(38)は2値化回路、(39)は画像制御型の2次元フィルタを示し、フレームメモリ(1)から読み出された画像データV1をその2値化回路(38)を介して2値の画像データV11としてその2次元フィルタ

(39)に供給する。

この2次元フィルタ(39)において、(40)は第1のコンボルーションフィルタ、(41)は9個のパラメータをそのコンボルーションフィルタ(40)に供給するラッチ回路を示す。その9個のパラメータは3×3個の画素に対応する係数マトリクスを構成し、本例ではこの係数マトリクスの中央のパラメータは0となり、この中央のパラメータを囲む8個のパラメータの値が順次1、2、2²、2³、2⁴、2⁵、2⁶及び2⁷になるように設定する。この係数マトリクスを用いて2値化された画像データV11にコンボルーションフィルタを施すと、各画素について夫々8ビットのパターンデータが得られる。

一般に処理対象とする画素の周囲の8個の画素の"1"又は"0"のパターンの組み合わせ(8連結隣接パターン)は2⁸通り存在するが、そのコンボルーションフィルタ(40)から出力される8ビットのパターンデータがその8連結隣接パターンに対応する。この8ビットのパターンデータを

パラメータ用のRAM(42)に供給し、このパラメータ用のRAM(42)はラッチ回路(43)を介して9個のパラメータを第2のコンボルーションフィルタ(44)に供給する。このコンボルーションフィルタ(44)では、2値化された画像データV11をその9個のパラメータを用いて重み付けして加算することにより、次段への出力画像データV12を形成する。

そのパラメータ用のRAM(42)は、処理対象とする画素が"1"の線に接しているときには(これは8連結隣接パターンより認識することができる)、その処理対象とする画素の出力画像データも"1"になるように9個のパラメータの値を設定する。具体的に処理対象とする画素が、例えば第13図Aに示すように高輝度の線に接する画素P1である場合には、そのパラメータ用RAM(42)からは第13図Bに示すように左側の垂直ラインに沿う3個のパラメータの値が夫々1/3であるような係数マトリクスが出力される。この係数マトリクスを使用することにより、その第2の

コンボルーションフィルタ(44)からはその処理対象とする画素P1の出力画像データV12として"1"が出力される。従って、その画像データV12に対応する画像は原画像の高輝度の線を1画素分だけ太くしたものになる。

本例ではその初段の2次元フィルタ(39)に続けて2段目及び3段目等の2次元フィルタ(39)を縦属接続する。例えば2段目の2次元フィルタ(39)から出力される画像データV13は原画像の高輝度の線を2画素分だけ太くした画像に対応する。そして、最終段の2次元フィルタから出力用のフレームメモリ(4)に供給される画像データVPに対応する画像は、原画像の高輝度の線をかなり太くした画像になる。このように本例によれば、容易に原画像の高輝度の線を所望の程度まで太くすることができる。

なお、上述の例は太線化フィルタであるが、そのパラメータ用のRAM(42)から出力される9個のパラメータの値を変更することにより、その太線化フィルタは容易に細線化フィルタに変更する

特開平4-205573 (9)

ことができる。例えば高輝度の線を細くする細線化フィルタの場合には、その高輝度の線の線部の画素を低輝度に変換するように係数マトリクスを定めればよい。

次に、画像制御型の2次元フィルタをレンズ収差補正フィルタへ応用した例につき第14図を参照して説明する。この第14図において、(1R)、(1G)及び(1B)は入力画像データの夫々赤成分R、緑成分G及び青成分Bのコンポーネント成分が書き込まれたフレームメモリ、(45R)、(45G)及び(45B)は夫々赤成分R、緑成分G及び青成分Bの収差補正ベクトルのデータが書き込まれたリードオンリーメモリ(ROM)を示し、その収差補正ベクトルはレンズの空間座標に応じて予め求めておくものである。本例では3種類のコンポーネント成分について夫々独立に収差補正が実行されるが、青成分Bの収差補正についてのみ説明する。

(46B)は青成分用の画像制御型の2次元フィルタを示し、この2次元フィルタ(46B)を所定段連続接続する。初段の2次元フィルタ(46B)におい

て、フレームメモリ(1B)から読み出した画像データV11をコンボルーションフィルタ(49)に供給し、ROM(45B)から読み出した収差補正ベクトル(AV1)をパラメータ用のRAM(47)に供給する。このパラメータ用のRAM(47)は、その収差補正ベクトル(AV1)に対応する9個のパラメータよりなる係数マトリクスをラッチ回路(48)を介してそのコンボルーションフィルタ(49)に供給すると共に、その収差補正ベクトル(AV1)をベクトル変換回路(50)に供給する。

コンボルーションフィルタ(49)はその係数マトリクスと画像データV11とを演算することにより出力画像データV12を求め、この画像データV12を次段の2次元フィルタ(46B)に供給する。ベクトル変換回路(50)はその収差補正ベクトル(AV1)を所定量だけ減衰させて収差補正ベクトル(AV2)を形成し、このベクトル(AV2)を次段の2次元フィルタ(46B)に供給する。次段以後の2次元フィルタ(46B)においても同様の処理が実行され、最終段の2次元フィルタから出力

される画像データVPが出力用のフレームメモリ(4B)に供給される。

また、2次元フィルタ(46B)と並列に赤成分R用の2次元フィルタ(46R)及び緑成分G用の2次元フィルタ(46G)が設けられ、その青成分Bの処理と並行に夫々赤成分R及び緑成分Gの処理が実行される。本例では画像制御型の2次元フィルタ(46B)等がカスケード接続されているので、収差量が多い場合でも正確に収差補正を行うことができる。

なお、本発明は上述実施例に限定されず本発明の要旨を逸脱しない範囲で種々の構成を取り得ることは勿論である。

〔発明の効果〕

本発明によれば、入力画像の各画素毎の処理方法を規定する制御画像データを発生するようにしているので、その制御画像データの分布を調整するだけで容易に入力画像の処理方法を局所的に変更できる利益がある。

図面の簡単な説明

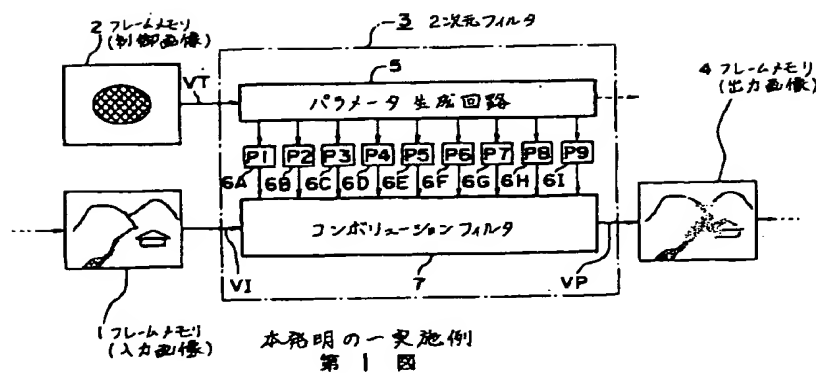
第1図は本発明の一実施例の画像制御型の2次元フィルタ装置の構成を示すブロック図、第2図はその実施例のコンボルーションフィルタの動作の説明に供する線図、第3図はパラメータ生成回路の一例を示す構成図、第4図はコンボルーションフィルタの一例を示す構成図、第5図は画像制御型の2次元フィルタを応用したスイッチャの構成を示すブロック図、第6図は画像制御型の2次元フィルタを応用してスポットライト効果を得る装置を示すブロック図、第7図は画像制御型の2次元フィルタを応用した適応型フィルタを示すブロック図、第8図はその適応型フィルタの動作の説明に供する線図、第9図は画像制御型の2次元フィルタを応用したモーションブローフィルタを示すブロック図、第10図は動きベクトルの種類を示す線図、第11図はそのモーションブローフィルタにおける係数マトリクス(重み分布テーブル)の種類を示す線図、第12図は画像制御型の2次元フィルタを応用した太線化(細線化)フィルタを示す

特開平4-205573 (10)

ブロック図、第13図は太線化動作の説明に供する線図、第14図は画像制御型の2次元フィルタを応用したレンズ収差補正フィルタの構成を示すブロック図である。

(1)、(2)、(4)は夫々フレームメモリ、(3)は画像制御型の2次元フィルタ、(5)はパラメータ生成回路、(7)はコンボリューションフィルタである。

代理人 松隈秀盛



A

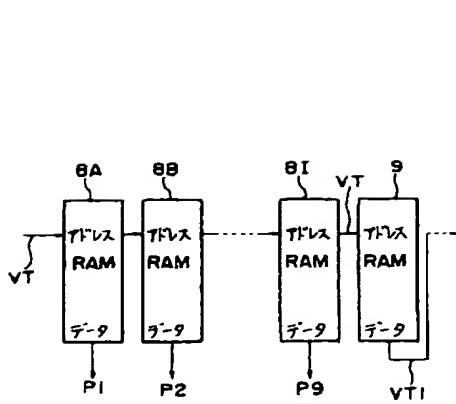
G11	G12	G13	G14	G15
G21	G22	G23	G24	G25
G31	G32	G33	G34	G35
G41	G42	G43	G44	G45
G51	G52	G53	G54	G55

B

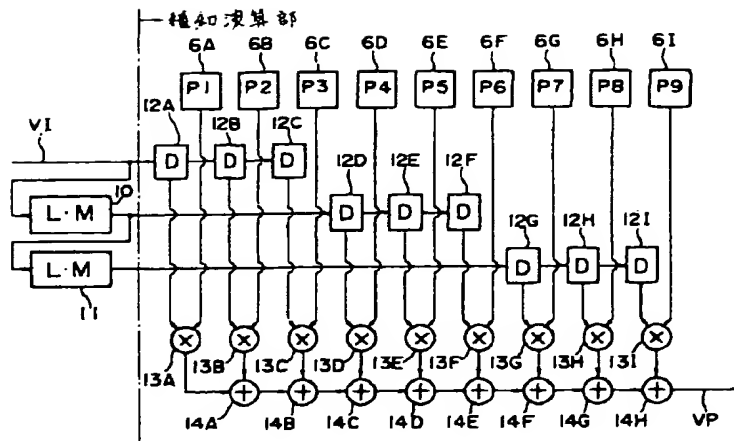
P1	P2	P3
P4	P5	P6
P7	P8	P9

コンボリューションフィルタの動作
第2図

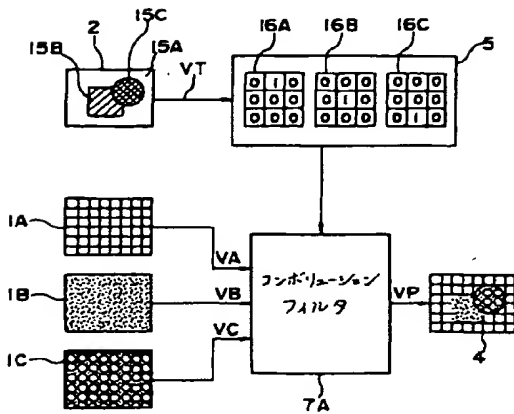
特開平4-205573 (11)



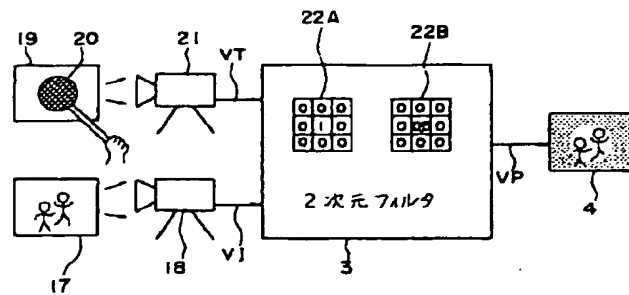
パラメータ生成回路の一例
第 3 図



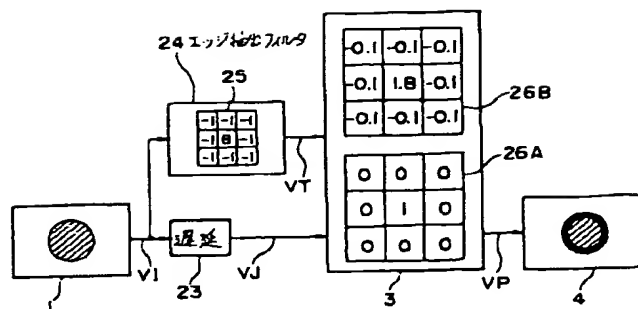
コンボリューションフィルタの一例
第 4 図



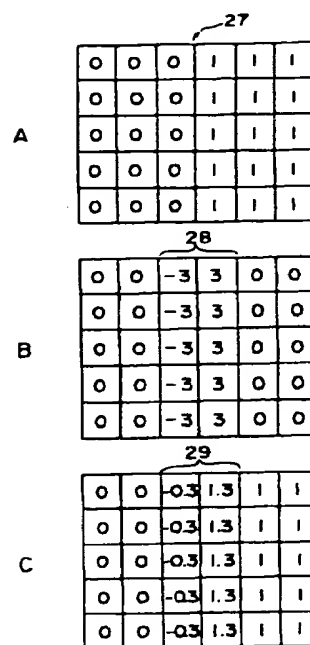
スイッチャへの応用例
第 5 図



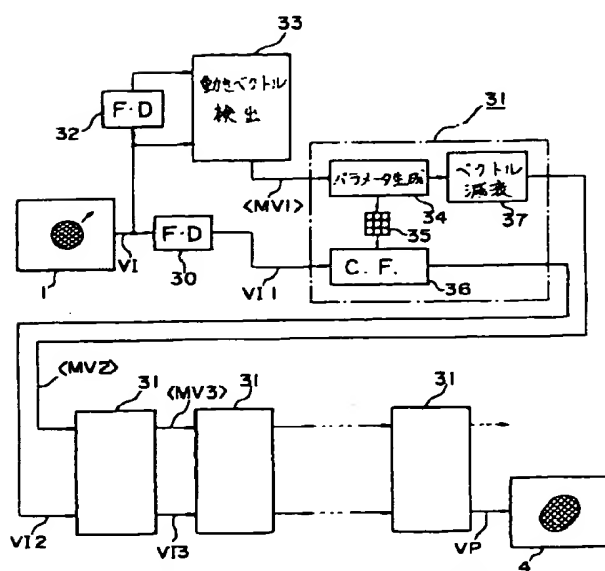
スポットライト効果への応用例
第 6 図



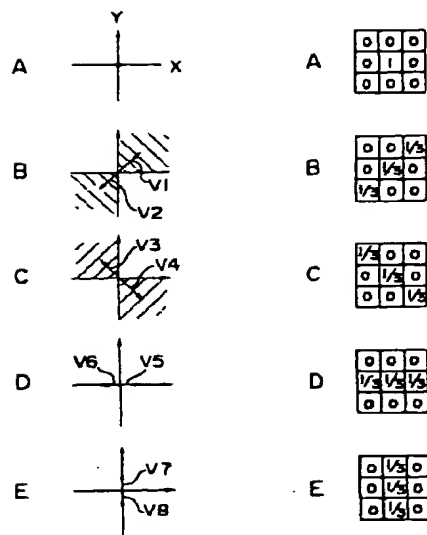
通電型フィルタへの応用例
第 7 図



適応型フィルタの動作
第 8 図



モーションブローフィルタへの応用例
第 9 図



動ミベクトルの種類

第10図

係数マトリクス
第 11 図

